

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problems Mailbox.**

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 06-276443

(43)Date of publication of application : 30.09.1994

(51)Int.Cl.

H04N 5/335

(21)Application number : 05-060234

(71)Applicant : HAMAMATSU PHOTONICS KK

(22)Date of filing : 19.03.1993

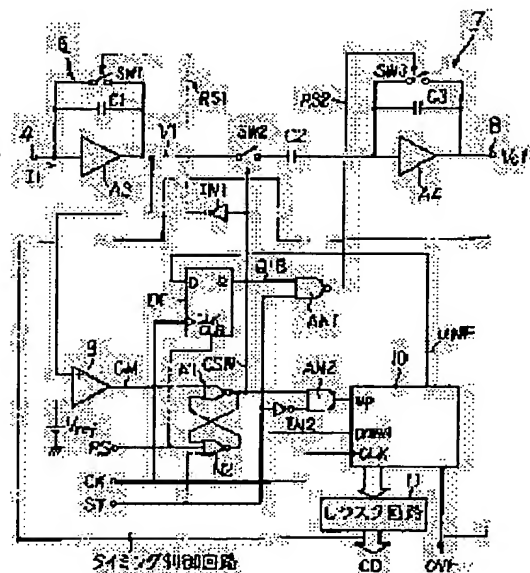
(72)Inventor : MIZUNO SEIICHIRO

(54) SOLID-STATE IMAGE PICKUP DEVICE

(57)Abstract:

PURPOSE: To improve the degradation in measurement accuracy caused by dispersion among elements and to obtain the simple solid-state image pickup device by eliminating a component of a background light or the like with charge coupling among an integration device, a counter circuit and a capacitive element so as to extract only an optical component of a specific object.

CONSTITUTION: In the configuration of the solid-state image pickup device, when only a background light is received, a count corresponding to the luminous intensity of the background light is stored in a counter circuit 10 and a charge corresponding to the luminous intensity of the background light is stored in a 2nd capacitive element C3. Upon the receipt of a light and a background light of a specific portion, the counter circuit 10 counts down from its count up to zero and the charge stored newly in a 1st integration device for the period and the charge having been stored in the 2nd capacitive element C3 are coupled, then the background light component is eliminated by charge coupling. An output of the 2nd integration device 7 appears as a voltage corresponding to the luminous intensity of the light of a specific portion.



LEGAL STATUS

[Date of request for examination]

22.03.1995

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

2738899

[Date of registration]

16.01.1998

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

4/4

(19)日本国特許庁 (J P)

(12)公開特許公報 (A)

(11)特許出願公開番号

特開平6-276443

(43)公開日 平成6年 (1994) 9月30日

(51)Int.Cl.⁵
H 0 4 N 5/335

識別記号 庁内整理番号
P

F I

技術表示箇所

審査請求 未請求 請求項の数4 O L (全 9 頁)

(21)出願番号 特願平5-60234

(22)出願日 平成5年 (1993) 3月19日

(71)出願人 000236436

浜松ホトニクス株式会社

静岡県浜松市市野町1126番地の1

(72)発明者 水野 誠一郎

静岡県浜松市市野町1126番地の1 浜松ホ
トニクス株式会社内

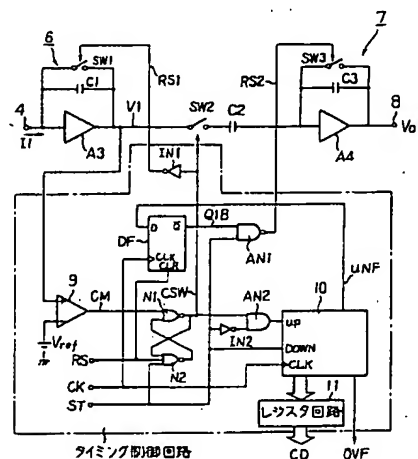
(74)代理人 弁理士 長谷川 芳樹 (外3名)

(54)【発明の名称】 固体撮像装置

(57)【要約】

【目的】 受光したときに背景光成分を除去して特定対象からの光成分を抽出することができる固体撮像装置を提供する。

【構成】 背景のみを受光したときの背景光成分を所定レベルに達するまでの時間として計数すると共に、容量素子に電荷として保持しておき、次に、その計数時間と等しい時間において、該背景中の特定対象からの光を新たに受光し、容量素子に保持されている電荷と新たに得られる電荷とを電荷結合させることにより、背景光成分を除去して、特定対象からの光成分のみを抽出する構成とした。



【特許請求の範囲】

【請求項1】 光電変換機能を有する感光部と、
該感光部に発生した信号を第1のリセット信号の制御により入出力接点間に接続された第1の容量素子に積分又は非積分する第1の積分回路と、

第2のリセット信号の制御により入出力接点間に接続された第3の容量素子に積分又は非積分する第2の積分回路と、

第1の積分器の出力接点と第2の積分器の入力接点の間に直列に接続されたスイッチ素子と第2の容量素子と、アップカウントとダウンカウントの機能を有するカウンタ回路を備え、

背景光を受光するときには、上記第1のリセット信号の制御により第1の積分に積分動作を行わせ、且つ上記第2のリセット信号により第2の積分器を非積分状態にし、更に、上記スイッチ素子をオン状態に設定して感光部に背景光を入射させて、第1の積分器の出力電圧が所定電圧に達するときまでの電荷を第1、第2の容量素子に蓄積させると共に、カウンタ回路に経過時間をアップカウント動作させ、次に、背景中の特定部分からの光を受光するときには、上記第1のリセット信号の制御により第1の積分器に積分動作を行わせ、且つ上記第2のリセット信号により第2の積分器を積分状態にし、更に、上記スイッチ素子をオン状態に設定して感光部に背景光を入射させて、上記カウンタ回路に上記経過時間の計数値からダウン動作させて計数値が零となる時点で、上記スイッチ素子をオフ、第2の積分器を非積分状態にして、第2の積分器の出力信号を特定部分からの光の成分として出力させるタイミング制御回路と、を具備することを特徴とする固体撮像装置。

【請求項2】 前記カウンタ回路は更に、アップカウント時に計数可能範囲を越えるとオーバーフロー信号によって異常を知らせることを特徴とする請求項1の固体撮像装置。

【請求項3】 前記第2、第3の容量素子は共に等しい容量値か、又は各々異なった容量値であることを特徴とする請求項1の固体撮像装置。

【請求項4】 前記光電変換機能を有する感光部はP層とI層とN層から成る3層構造の半導体層と該P層の両端に設けられた一対の出力電極を有し、前記第1の積分回路と第2の積分回路とスイッチ素子と第2の容量素子とカウンタ回路及びタイミング制御回路とから成る回路が、夫々の出力電極に接続されることを特徴とする請求項1の固体撮像装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は固体撮像装置に関し、特に撮像によって得られた映像信号から雑音成分やオフセット成分あるいは不要な背景映像成分を除去して、必要な映像成分のみを得る固体撮像装置に関する。

【0002】

【従来の技術】 近年、画像処理技術等の普及に伴い、光電変換機能を有する主要なデバイスとして各種の固体撮像装置が開発され、CCDやBBD等に代表される電荷転送デバイスや、MOS型固体撮像デバイス、半導体位置検出素子などを一例として掲げることができる。

【0003】 ところで、これらの固体撮像装置によりある特定の対象のみを撮像しようとする場合、光電変換機能を有する感光部には、その特定対象からの光だけで無く、その周囲の背景からの光も入射するため、この周囲からの背景光が雑音成分となって特定対象の映像信号に加わってしまい、真に得ようとする特定対象の映像信号が得られないという問題を生じる。

【0004】 そこで従来の固体撮像装置では、不要な背景光成分と、感光部自信から発生する雑音成分及びオフセット成分をも含めてこれらの雑音成分を除去するための技術が講じられていた。

【0005】 かかる従来例として、カメラの測距装置に適用されている半導体位置検出素子（以下、PSDという）について説明する。

【0006】 まず、測距用のPSDは、図3に示すように、P層とI層及びN層から成る3層構造のシリコン半導体から成る感光部1と、感光部1に発生した光電変換信号から雑音等の不要成分を除去して必要な信号成分のみを抽出する信号抽出回路2と、抽出された信号に基づいて被写体までの距離を演算する測距演算回路3を備えている。

【0007】 ここで、感光部1のP層の両端には一対の出力電極4、5が形成され、N層には出力電極4、5から等距離の部分に所定バイアス電圧V_bが印加され、P層の表面が光入射面となっている。そして、P層に光が入射すると光電変換効果によって光電流が発生し、光の入射位置から出力電極4までの距離L₁と出力電極5までの距離L₂との比に応じて分割された光電流I₁、I₂が各出力電極4、5を介して信号抽出回路2に入力される。

【0008】 更に、測距装置本体の一端には、被写体Gに対してスポット光を放射する発光ダイオードLEDが感光部1から所定の距離だけ放して設けられており、被写体Gで反射されたスポット光（以下、反射スポット光という）を感光部1のP層が受光することで、三角測距の原理が適用される構成となっている。即ち、発光ダイオードLEDから被写体Gまでの距離とP層に入射する反射スポット光の位置（即ち、L₁とL₂）とが所定の比例関係にあるので、測距演算回路3が光電流I₁、I₂の電流比について所定の測距演算を行うことにより、被写体Gまでの距離を逆算する。

【0009】 しかし、P層は反射スポット光の入射面より広い面積を有するので、光電流I₁、I₂は反射スポット光だけでなく背景光及びその他の雑音成分を含んで

しまい、単に測距演算を行ったのでは、これらの背景光及び雑音成分のために測距精度が低下することになる。そこで、図4に示すような雑音除去回路が信号抽出回路2に内蔵されていた。尚、この雑音除去回路は、出力電極4、5に夫々設けられている。

【0010】出力電極4に接続される雑音除去回路を代表して説明すると、バイアス電源 V_{b1} で直流バイアスされたオペアンプA1とPMOSFET Q1からなるバッファ回路を備え、このバッファ回路は出力電極4をバイアス電源 V_{b1} の電圧に直流バイアスすると共に、光電流 I_1 を増幅して接点xへ出力する。

【0011】接点xは、図示するように、npnトランジスタQ2のコレクタとnpnトランジスタQ3のベース及びオペアンプA2の非反転入力接点に接続され、npnトランジスタQ3のコレクタには、pnpトランジスタQ4、Q5で構成されるカレントミラー回路が接続され、更に、pnpトランジスタQ5のコレクタにダイオードD1、D2が接続され、ダイオードD1、D2の両端電圧 V_{o1} が測距演算回路3への信号となる。

【0012】オペアンプA2の反転入力接点には参照電圧 V_{r2} が印加され、その出力接点はスイッチ素子SWを介してnpnトランジスタQ2のベースに接続されると共に、npnトランジスタQ2のベースとアース間に容量素子Cが接続されている。

【0013】このような構成において、測距処理は次の手順で行われる。まず所定時間 τ の間、発光ダイオードLEDがスポット光を放射しない状態に設定されると同時に、スイッチ素子SWをオンにして、測距すべき対象を含む背景光を受光する。この状態では、接点xが背景光の光強度に相当する電圧 V_{o1} となり、オペアンプA2がその電圧と参照電圧 V_{r2} の差を演算処理するので、容量素子Cは背景光の光強度に相当する電圧 V_{o1} に充電される。尚、参照電圧 V_{r2} は、感光部1自信が発生する雑音成分等を接点xの電圧 V_{o1} から除くために設定されている。

$$V_{o1} = \frac{kT}{q} \ln \left(h_{fe} \cdot \Delta I_{L1} + \frac{I_{L1}}{I_S} \right) \quad \text{----(1)}$$

【0018】となり、更に、出力電極5に接続される雑音除去回路から生じる電圧 V_{o2} は、

$$V_{o2} = \frac{kT}{q} \ln \left(h_{fe} \cdot \Delta I_{L2} + \frac{I_{L2}}{I_S} \right) \quad \text{----(2)}$$

【0020】となるので、これらの電圧差 V_d ($=V_{o1} - V_{o2}$)は、次式(3)に示すように、反射スポット光の入射位置に対応する光電流の対数比となる。

【0014】次に、所定時間 τ 後にスイッチSWをオフに切換え、発光ダイオードLEDにスポット光を放射させ、再び所定時間 τ と同じ時間だけ受光処理をする。したがって、感光部1は被写体Gで反射された反射スポット光と背景光を入射することとなるので、光電流 I_1 は背景光と反射スポット光の和に相当する値となる。ここで、容量素子Cには背景光に相当する電圧 V_{o1} が保持されていることから、出力電流 I_1 中の背景光に対応する分の電流がnpnトランジスタQ2を介してアースへ流れ、接点xの電圧 V_{o1} は反射スポット光に相当する分の電圧だけ上昇する。この結果、カレントミラー回路の出力側のpnpトランジスタQ5を流れる電流もその電圧の上昇に応じて増加し、ダイオードD1、D2の両端電圧 V_{o1} がスポット光の光強度に相当する電圧となる。

【0015】このように、背景光のみに相当する電圧 V_{o1} を容量素子Cに予め保持しておき、反射されてきたスポット光を受光したときにこの電圧 V_{o1} によって背景光の分を除去することにより、真の反射スポット光の成分のみの電圧 V_{o1} を得るようにしている。尚、出力電極5にも同じ雑音除去回路が接続されているので、出力電極5から出力される光電流 I_2 からも背景光成分が除去され、真の反射スポット光の成分のみの電圧 V_{o2} が得られる。そして、電圧 V_{o1} と V_{o2} は、反射スポット光の入射位置(即ち、L1とL2)と比例関係にあるので、測距演算回路3がこれらの電圧 V_{o1} と V_{o2} に基づいて所定の測距演算を行うことで、被写体Gまでの距離を求める。

【0016】因みに、反射スポット光に対応する電圧 V_{o1} は、電子電荷をq、ボルツマン定数をk、絶対温度をT、背景光のみを受光する状態でのnpnトランジスタQ2のコレクタ電流を I_{L1} 、反射スポット光を入射したときにnpnトランジスタQ3のベースに流れる電流を ΔI_{L1} 、npnトランジスタQ3の電流増幅率を h_{fe} 、ダイオードD2、D3の飽和電流を I_S とすると、

【0017】

【数1】

【0019】

【数2】

【0021】

【数3】

$$V_d = \frac{kT}{q} \cdot \ln \left(\frac{h_{fe} \cdot \Delta I_{L2} + I_{L2}}{h_{fe} \cdot \Delta I_{L1} + I_{L1}} \right) \\ \approx \frac{2kT}{q} \cdot \ln \left(\frac{\Delta I_{L2}}{\Delta I_{L1}} \right) \quad \text{--- (3)}$$

【0022】 によって、測距演算回路3がこの電圧差 V_d を逆対数演算することによって、被写体Gまでの距離を示す値を求める。

【0023】

【発明が解決しようとする課題】 ところで、このような従来技術にあっては、上記式(1)～(3)に示す原理に基づいてスポット光を精度良く検出しようとするものであるが、現実には次に述べるような問題に起因して、実効が上がりなかった。

【0024】 【容量素子による保持電圧精度の問題】 図4に示す容量素子Cに背景光やオフセット成分その他の雑音成分を予め保持するためには、スイッチ素子SWがオフ状態において完全に遮断状態となる必要があるが、実際には完全な遮断状態にはならないので、放電現象により容量素子Cの充電電圧 V_c が降下してしまい背景光やオフセット成分を正確に反映しなくなる。

【0025】 かかる問題点を解決するために、図5に示すように、npnトランジスタQ5、Q6及びpnpトランジスタQ7、Q8から成るカレントミラー回路を設けることによって容量素子Cの電荷放電を補償しようとする雑音除去回路(特開昭59-142412号)も提案されているが、この雑音除去回路にあっても、npnトランジスタQ2とQ5の電流増幅率 h_{fe} が均一である場合には有効であるが、実際にはこれらのトランジスタQ2とQ5の電流増幅率 h_{fe} を均一にすることは極めて困難であることから、十分な実効が得られなかった。

【0026】 【素子の不均一性に起因する問題】 雑音除去回路を構成するトランジスタの電流増幅率等を均一化することは極めて困難であり、この結果、理想的なカレントミラー回路が実現できない等の理由から精度の良い雑音除去回路を実現することができなかった。又、素子のバラツキによりオペアンプA2は必ずオフセット電圧を発生するので、トランジスタQ2、Q3のベース電位を等しく保つことができない。従って、トランジスタQ4、Q5を流れる電流がカレントミラーの状態からずれてしまい、精度低下の原因となっていた。

【0027】 尚、かかる素子間バラツキの問題を解決する技術として、特公平4-34087号に開示されたものがある。これは、複数個の感光部と夫々の感光部に対応する複数個の検出回路を備えておき、数回のスポット光の放射と受光処理を繰り返す毎に、感光部と検出器を切換え接続することによって、素子間バラツキを平均化した検出結果を得るようにしたものである。しかし、こ

の技術は、回路規模が大きく且つ制御タイミングが複雑となる問題がある。

10 【0028】 【逆対数演算の問題】 上記式(3)に示すように、反射スポット光の位置は対数式で求められるが、反射スポット光の位置を対数値で無い実数値で求める必要があるため、更に逆対数演算を行わなければならない。ところが、この逆対数演算を論理回路で行うようにすると回路が極めて複雑且つ大規模になってしまい、一方、測距演算回路3に内蔵されているマイクロプロセッサ等によるプログラム演算で処理すると、掛け算や割り算の繰返しを必要とするので、演算時間が長くなってしまいう問題があった。

20 【0029】 【集積化における問題】 電圧 V_c を直流的に安定化させるためには、容量素子Cに数 μ F程度の大容量のものを使用する必要があるため、装置全体を集積回路装置で実現することができず、カメラ等に適用する場合に、カメラの小型化や高密度化の妨げとなる問題があった。

【0030】 本発明はこのような種々の課題に鑑みてなされたものであり、素子間バラツキに起因する測定精度の低下を改善すると共に簡素な固体撮像装置を提供することを目的とする。

30 【0031】

【課題を解決するための手段】 このような目的を達成するために本発明は、光電変換機能を有する感光部と、該感光部に発生した信号を第1のリセット信号の制御により入出力接点間に接続された第1の容量素子に積分又は非積分する第1の積分回路と、第2のリセット信号の制御により入出力接点間に接続された第3の容量素子に積分又は非積分する第2の積分回路と、第1の積分器の出力接点と第2の積分器の入力接点の間に直列に接続されたスイッチ素子と第2の容量素子と、アップカウントと
40 ダウンカウントの機能を有するカウンタ回路を備え、更に、背景光のみを受光するときには、上記第1のリセット信号の制御により第1の積分回路に積分動作を行わせ、且つ上記第2のリセット信号により第2の積分器を非積分状態にし、更に、上記スイッチ素子をオン状態に設定して感光部に背景光を入射させて、第1の積分器の出力電圧が所定電圧に達するときまでの電荷を第1、第2の容量素子に蓄積させると共に、カウンタ回路に経過時間をアップカウント動作させ、次に、背景中の特定部分からの光と背景光を受光するときには、上記第1のリ
50 セット信号の制御により第1の積分回路に積分動作を行

わせ、且つ上記第2のリセット信号により第2の積分器を積分状態にし、更に、上記スイッチ素子をオン状態に設定して感光部に背景光を入射させて、上記カウンタ回路に上記経過時間の計数値からダウント動作させて計数値が零となる時点で、上記スイッチ素子をオフ、第2の積分器を非積分状態にして、第2の積分器の出力信号を特定部分からの光の成分として出力させるタイミング制御回路とを具備する構成とした。

【0032】

【作用】このような構成を有する本発明の固体撮像装置にあっては、背景光のみを受光するときは、その背景光の光強度に相当する計数値がカウンタ回路に保持されると共に、第2の容量素子に背景光の光強度に相当する電荷が保持されることとなる。そして、次に、特定部分の光と背景光を受光するときは、カウンタ回路に保持されている計数値から零までのダウンカウント動作が行われ、その期間中に新たに第1の積分器に蓄積される電荷と上記第2の容量素子に蓄積されていた電荷とが電荷結合するので、背景光成分がこの電荷結合によって除去され、その期間の完了時に第2の積分器の出力が特定部分の光の光強度に対応する電圧となって現れる。よって、不要な背景光が除去され、真に求めようとする特定部分の光に対応する信号を上記電圧値として求めることができる。

【0033】

【実施例】以下、本発明による固体撮像装置の一実施例を図面と共に説明する。尚、この実施例は、測距用PSDに関するものであり、全体の概略構成は図3と同様である。よって、本発明の本質部分に関わる雑音除去回路のみを説明すると共に、図3と同一の部分は、同一符号を用いて説明する。又、この回路は図3中の感光部1の夫々の出力電極4、5毎に設けられて信号抽出回路2に内蔵されるものである。

【0034】まず、図1に基づいて、出力電極4側に接続される雑音除去回路を代表して説明すると、出力電極4には積分器6が接続され、積分器6は出力電極4を介して感光部1から入力される光電流I1を増幅するアンプA3と、アンプA3の入出力接点間に並列接続された第1の容量素子C1と第1のスイッチ素子SW1で構成されている。よって、論理“L”の第1のリセット信号RS1によって第1のスイッチ素子SW1がオフ状態となるときは、光電流I1が第1の容量素子C1に充電され、論理“H”の第1のリセット信号RS1によって第1のスイッチ素子SW1がオン状態となるときは、第1の容量素子C1の電荷が放電される。ここで、積分器6の積分動作時間を数 μ secに設定するために、第1の容量素子C1は数pFに設定されている。

【0035】積分回路6の出力接点（即ち、アンプA3の出力接点）は、第2のスイッチ素子SW2及び第2の容量素子C2を介して積分回路7に接続され、積分回路

7はアンプA4とその入出力接点間に並列接続された第3の容量素子C3及び第3のスイッチ素子SW3で構成されている。そして、アンプA4の出力接点が出力端子8に接続されている。尚、第2及び第3の容量素子C2とC3は、回路全体の動作速度マージンとノイズマージンとの兼ね合いから、共に1pF程度の等しい容量値のものが適用されている。更に、第2のスイッチ素子SW2は、論理“H”の切換え信号CSWによってオン状態、論理“L”の切換え信号CSWによってオフ状態に切換わる。又、積分器7は、論理“L”の第2のリセット信号RS2によって第3のスイッチ素子SW3がオフ状態となるときは積分動作し、逆に、論理“H”の第2のリセット信号RS2によって第3のスイッチ素子SW3がオン状態となるときは積分動作を停止する。

【0036】更に、これらのスイッチ素子のオンオフを制御するためのタイミング制御回路が設けられている。即ち、積分器6の出力接点には比較器9が接続され、比較器9は、積分器6が出力する積分信号V1と基準電圧Vrefとを電圧比較して、積分信号V1が基準電圧Vrefを超えると論理“H”の比較信号CMを出力する。尚、基準電圧Vrefは、予め積分信号V1の取り得る最大電圧より低い電圧に設定されている。

【0037】比較器9の出力接点は、NORゲートN1の一方の入力接点に接続されている。NORゲートN1と他方のNORゲートN2がRSフリップフロップ回路を構成しており、NORゲートN2の残余の2入力接点にはリセット信号RSとスタート信号STが入力され、NORゲートN1が上記の切換え信号CSWを発生するようになっている。又、インバータ回路IN1が切換え信号CSWを反転処理することにより第1のリセット信号RS1を発生する。

【0038】D型フリップフロップDFは、データ入力接点Dに後述するカウンタ回路10からのアンダーフロー信号UNFが入力され、クロック入力接点CLKに比較的高周波数の同期クロック信号CKが入力され、更にリセット入力接点CLRにリセット信号RSが入力される。そして、NANDゲートAN1が、D型フリップフロップDFの反転出力Q1Bとスタート信号STとの論理積処理を行うことにより第2のリセット信号RS2を発生する。

【0039】ANDゲートAN2は、インバータ回路IN2を介して入力されるスタート信号STの反転信号と切換え信号CSWとの論理積処理を行い、その出力信号をカウンタ回路10のアップカウント制御入力接点UPに供給する。更に、カウンタ回路10は、ダウンカウント制御入力接点DOWNにスタート信号STが入力され、クロック入力接点CLKに同期クロック信号CKが入力される。そして、カウンタ回路10は、アップカウント制御入力接点UPが論理“H”且つダウンカウント制御入力接点DOWNが論理“L”となるときは、同期

クロック信号CKに同期してアップカウント動作を行うと共に、その計数値データCDをレジスタ回路11に保持させつつ出力させ、更にオーバーフロー状態になるとオーバーフローデータOVFを出力する。一方、アップカウント制御入力接点UPが論理“L”且つダウンカウント制御入力接点DOWNが論理“H”となるときは、同期クロック信号CKに同期してダウンカウント動作を行うと共に、その計数値データCDをレジスタ回路11を介して出力し、更にアンダーフロー状態になるとアンダーフローデータUNFを出力する。

【0040】そして、かかる構成の雑音除去回路が感光部1の出力電極5にも設けられているので、図1に示す出力端子8からは出力電極4に発生する光電流I₁に対応する出力信号V₀₁が出力されるのと同時に、出力電極5に発生する光電流I₂に対応する出力信号V₀₂も出力され、これらの出力信号V₀₁、V₀₂は図3に示す測距演算回路3に入力される。

【0041】次に、かかる構成の雑音除去回路の動作を図2のタイミングチャートに基づいて説明する。尚、この雑音除去回路は、図2中の第1の周期T₁と第2の周期T₂の2回の処理を行うことによって、背景光やオフセット等の雑音成分を除去した出力信号V₀₁、V₀₂を発生するものである。又、図1に示す出力電極4に接続される雑音除去回路の動作を代表して説明するものとする。

【0042】まず、周期T₁では、スタート信号STは論理“L”のままに維持されると共に、図3に示した発光ダイオードLEDは発光しない。この状態が設定されると、第2のリセット信号RS2は常に論理“H”となるので、第3のスイッチ素子SW3は常にオン状態となり、第3の容量素子C3への充電は停止される。

【0043】次に、開始時点t₁において、リセット信号RSが瞬間的に論理“H”となることにより、切換え信号CSWが論理“H”に反転し、これに同期して、切換え信号CSWが論理“H”に、第1のリセット信号RS1が論理“L”に夫々反転する。よって、第1のスイッチ素子SW1がオフ、第2のスイッチ素子SW2がオン状態になる。更に、アップカウント制御入力接点UPが論理“H”且つダウンカウント制御入力接点DOWNが論理“L”となるので、カウンタ回路10はアップカウント動作を開始する。

【0044】この結果、周期T₁では、感光部1が背景光のみを入射し、それによって発生した光電流I₁を積分器6が第1の容量素子C1に充電されるので、積分信号V1が次第に上昇していき、カウンタ回路10は充電期間を計数する。

【0045】そして、ある時点t₂において、積分信号V1が基準電圧V_{ref}を越える電圧になると、比較出力CMが論理“H”となり、これに同期してRSフリップフロップを構成する一方のNORゲートN1の切換え信

号CSWが論理“L”となり、更に第1のリセット信号RS1が論理“L”に反転するので、第1のスイッチ素子SW1がオン、第2のスイッチ素子SW2がオフに切り替わり、積分器6の積分動作が停止される。更に、アップカウント制御入力接点UPが論理“L”に反転するのでカウンタ回路10はアップカウント動作を停止する。

【0046】このように、積分信号V1が基準電圧V_{ref}を越えた時点t₂までの期間がT₁となる。そして、この時点t₂における積分器6の積分信号の電圧をV11、背景光の成分によって出力電極4から入力される電流をI_dとすれば、 $I1 = I_d$ から、

【0047】

【数4】

$$V11 = \frac{I_d \cdot T1}{C1} \quad \text{--- (4)}$$

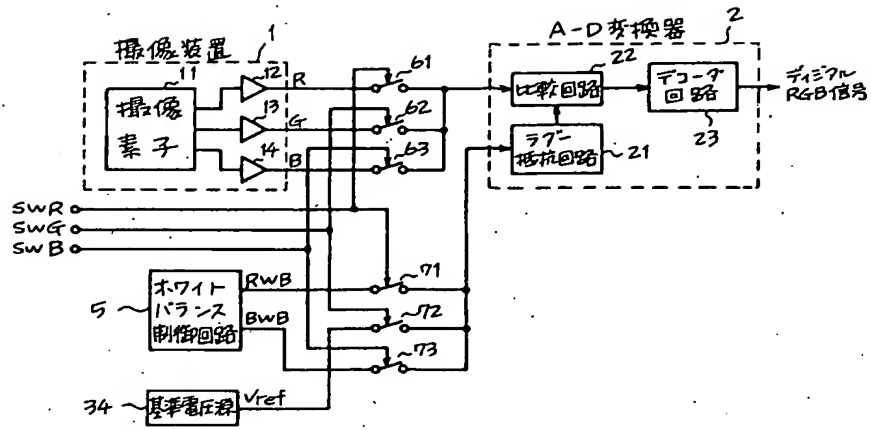
【0048】となり、更にその電圧V11が第2の容量素子C2に保持される。

【0049】更に、カウンタ回路10は時間T₁に相当する計数値CD1を内部にそのまま保持すると共に、レジスタ回路11にも保持させる。ここで注目すべきことは、感光部1が入射する背景光の光強度が弱い場合には、積分信号V1が基準電圧V_{ref}を越えるまでの時間が長くなるので、カウンタ回路10には長い時間T₁を示す計数値CDを保持することとなり、逆に、背景光の光強度が強い場合には、積分信号V1が基準電圧V_{ref}を越えるまでの時間が短くなるので、カウンタ回路10には短い時間T₁を示す計数値CDを保持することとなる。したがって、カウンタ回路10に保持される計数値CDは、背景光の光強度に比例した値となる。

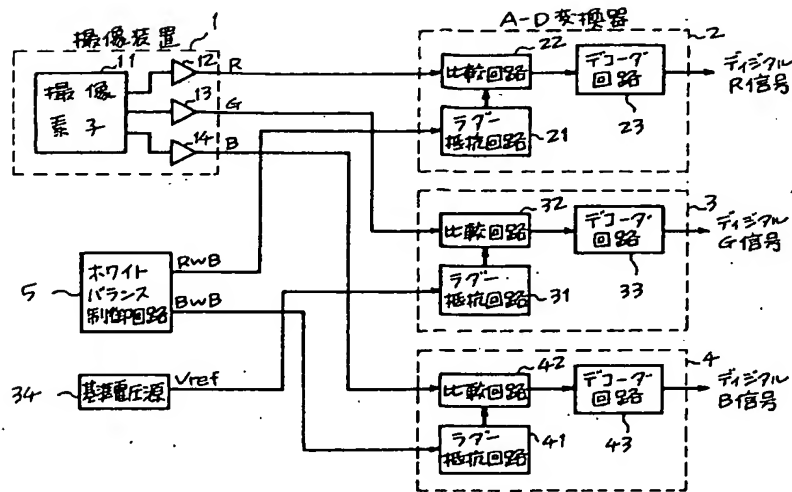
【0050】尚、感光部1が入射する背景光の光強度が極めて弱く、その結果、積分信号V1が基準電圧V_{ref}を越える以前に、カウンタ回路10が計数可能容量を越えるとオーバーフロー信号OVFが発生するので、測定不能状態であることを外部に知らせることができる。

【0051】次に、ある時点t₃において、スタート信号STを論理“H”に反転させると同時に、リセット信号RSを論理“H”にする。更に、図3の発光ダイオードLEDにスポット光を放射させる。したがって、RSフリップフロップ回路を構成するNORゲートN1の切換え信号CSWが論理“H”に反転するのに同期して、第1のリセット信号RS1が論理“L”に反転し、更に、第2のリセット信号RS2が論理“L”となる。更に、アップカウント制御入力接点UPが論理“L”且つダウンカウント制御入力接点DOWNが論理“H”となるので、カウンタ回路10は保持している値（時間T₁の値CD）からダウンカウント動作を開始する。

【0052】そして、このような切換え動作の結果、積分器6は感光部1から入力される背景光と反射スポット光の和に相当する光電流I₁を第1の容量素子C1に充



第1図



第2図

11

電していき、積分器7は、第1の容量素子C1の充電電荷と第2の容量素子C2の電荷との差の電荷を電荷保存の法則にしたがって、第3の容量素子C3に充電していく。

【0053】そして、カウンタ回路10の計数値CDが零になると、その時点t4においてアンダーフロー信号UNFが論理“H”に反転し、更に、D型フリップフロップDFの反転出力Q1Bが論理“L”に反転するので、第3のスイッチ素子SW3がオンに切り替わり、期間T2が決まる。即ち、時点t3ないしt4の期間がT2となり、周期T2はカウンタ回路10の計数動作の結果決まるので、周期T1とT2が等しくなる。

【0054】ここで、時点t2での積分器6の積分信号の電圧をV12、反射スポット光成分による電流をI_{sa}、背景光の光強度は周期T1のときと変わらないの

$$(V12 - V11) \cdot C2 = V01 \cdot C3 \quad \text{--- (6)}$$

【0059】そして、上記式(6)に式(4)と(5)を代入し、T=T1=T2とすると出力端子8に発生する出力信号V01の電圧は、次式(7)で示される値とな

$$\begin{aligned} V01 &= \frac{(V11 - V12) \cdot C2}{C3} \\ &= \frac{(I_{sa} + I_d) \cdot T2 - \frac{I_d \cdot T1}{C1}}{C3} \cdot \frac{C2}{C3} \\ &= \frac{I_{sa} \cdot T \cdot C2}{C1 \cdot C3} \quad \text{--- (7)} \end{aligned}$$

【0061】又、この実施例では、第2の容量素子C2と第3の容量素子C3の値を等しくしたので、

【0062】

【数8】

$$V01 = \frac{I_{sa} \cdot T}{C1} \quad \text{--- (8)}$$

【0063】となる。

【0064】更に、同期クロック信号CKの1周期の時間をT_{ck}、周期T1の計数値をNとすれば、次式(9)の関係から、反射スポット光の光電流I_{sa}が求まる。

【0065】

【数9】

$$I_{sa} = \frac{V01 \cdot C1}{T_{ck} \cdot N} \quad \text{--- (9)}$$

【0066】そして、測距演算回路3が、出力電極4に接続される雑音除去回路から出力される電圧V₀₁により上記式(9)の関係から光電流I_{sa1}を算出し、出力電極5に接続される雑音除去回路から出力される電圧V₀₂により上記式(9)の関係から光電流I_{sa2}を算出する。ここで、光電流I_{sa1}とI_{sa2}は、感光部1における反射スポット光の入射位置に比例する関係にあるの

12

で背景光成分の電流をI_dとすると、I1=I_d+I_{sa}から、

【0055】

【数5】

$$V12 = \frac{(I_{sa} + I_d) \cdot T2}{C1} \quad \text{--- (5)}$$

【0056】の関係となる。

【0057】又、積分器7は、期間T1では積分動作を停止し、期間T2では積分動作を行うので、電荷保存の法則により、次式(6)に従った電荷が、第2、第3の容量素子C2、C3に保持される。

【0058】

【数6】

る。

【0060】

【数7】

で、この光電流I_{sa1}とI_{sa2}に基づいて測距演算を行うことにより、被写体Gまでの距離を求めることができる。

30

【0067】このように、この実施例によれば、上記式(1)～(9)に示すように、感光部1への反射スポット光の入射位置を、従来技術のような逆対数演算をすることなく求めることができるので、簡単な演算処理によって被写体Gまでの距離を求めることができる。又、容量素子C1～C3を用いるものの、従来技術(図4参照)のような大容量の容量素子を必要とせず、これらの容量素子C1～C3は1pF程度でよいので、集積回路装置化に適している。又、回路を構成する構成要素間のバラツキに依存しないので、高精度の測距を実現すると共に、集積回路装置化にも適している。

40

【0068】尚、この実施例では、測距用PSDについて説明したが、感光部1を1つの画素と見なせば、CCD等の二次元固体撮像装置その他の固体撮像装置に適用することができる。

【0069】

【発明の効果】以上説明したように本発明によれば、積分器とカウンタ回路及び容量素子による電荷結合によって背景光等の成分をキャンセルすることで、特定対象の光成分にみを得るので、従来のような電圧保持能力の間

50

題が改善される。更に、精度が素子間バラツキに依存しないので、背景光等の不要成分を高精度で除去できる。更に、従来は対数演算等の複雑な演算を必要としたが、本発明によれば上記電荷結合の原理が適用されるので、このような複雑な演算処理が不要となる。更に、第1、第2の積分器に負荷される容量素子は、少容量のものを適用することができるので、ICやLSI化等を実現するのに適した固体撮像装置を提供することができる。

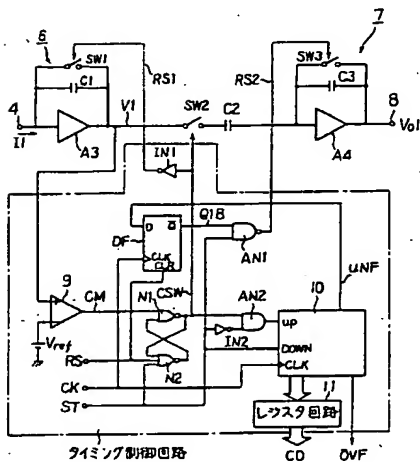
【図面の簡単な説明】

【図1】 本発明の一実施例の構成を示す回路図である。

【図2】 一実施例の動作を説明するためのタイミングチャートである。

【図3】 従来例の固体撮像装置の構成を示す説明図である。

【図1】



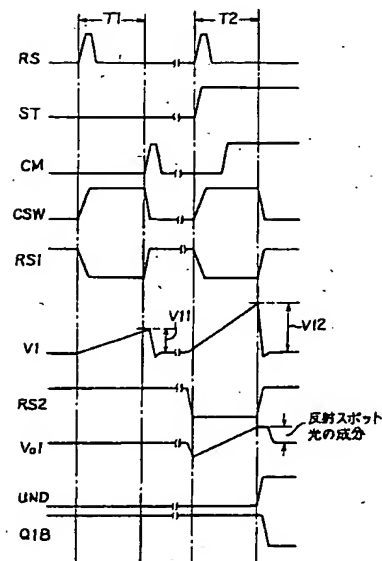
【図4】 従来の雑音除去回路の回路例を示す回路図である。

【図5】 従来の雑音除去回路の他の回路例を示す回路図である。

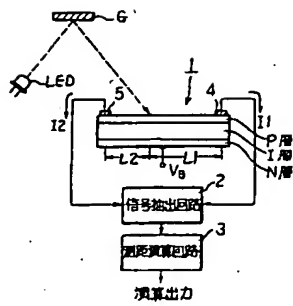
【符号の説明】

1…感光部、2…信号抽出回路、3…測距演算回路、4, 5…出力電極、LED…発光ダイオード、6…第1の積分器、7…第2の積分器、8…出力端子、9…比較器、10…カウンタ回路、11…レジスタ回路、A3, A4…アンプ、SW1, SW2, SW3…スイッチ素子、C1, C2, C3…容量素子、IN1, IN2…インバータ、AN1…NANDゲート、AN2…ANDゲート、N1, N2…NORゲート、DF…D型フリップフロップ。

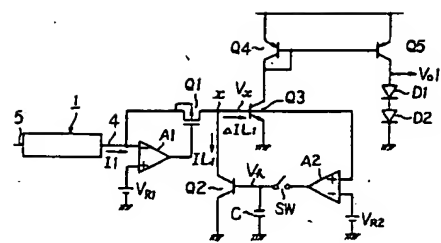
【図2】



【図3】



【図4】



【図5】

